

INTRODUCCIÓN AL DISEÑO LÓGICO PROGRAMABLE CON VHDL

Este curso enseña a diseñar sistemas digitales usando un lenguaje de alto nivel para la descripción del hardware digital, y a usar herramientas para sintetizar y simular diseños lógicos.

El estudiante aprenderá los conceptos fundamentales del diseño lógico y desarrollará habilidades prácticas de construcción de circuitos digitales.

Al finalizar el curso, el estudiante estará en capacidad de:

```

LIBRARY ieee;
USE ieee.std_logic_1164.all;
USE ieee.std_logic_arith.all;
USE ieee.std_logic_unsigned.all;

ENTITY Sumador4bits IS
    PORT
    (
        ci      : IN  STD_LOGIC;
        a, b    : IN  STD_LOGIC_VECTOR(3 DOWNTO 0);
        co      : OUT STD_LOGIC;
        s       : OUT STD_LOGIC_VECTOR(3 DOWNTO 0)
    );
END Sumador4bits;

ARCHITECTURE entera OF Sumador4bits IS
    SIGNAL suma : STD_LOGIC_VECTOR(4 DOWNTO 0);
BEGIN
    suma <= a + b + ci;
    co <= suma(4);
    s <= suma(3 DOWNTO 0);
END entera ;
    
```

Diseñar y simular circuitos digitales basados en dispositivos de lógica programable utilizando descripciones de hardware en VHDL.

Identificar oportunidades de diseño con circuitos digitales y desarrollar soluciones utilizando herramientas de diseño modernas, de nivel industrial.

El curso comprende 16 módulos agrupados en tres secciones: lógica combinacional, lógica secuencial y ejercicios de diseño. Cada módulo requiere una dedicación de 4 horas en promedio. Al finalizar cada uno de los módulos se evaluará el desempeño académico del estudiante. Se deberá cumplir con los objetivos instruccionales de cada módulo para continuar con el siguiente, en caso contrario, el estudiante recibirá un reforzamiento para cumplir con las metas de aprendizaje.

```

LIBRARY ieee;
USE ieee.std_logic_1164.all;

ENTITY LatchSRnand IS
    PORT
    (
        s, r : IN  STD_LOGIC;
        q, qn : OUT STD_LOGIC
    );
END LatchSRnand;

ARCHITECTURE modelo1 OF LatchSRnand IS
    SIGNAL x, y : STD_LOGIC;
BEGIN
    x <= s NAND y;
    y <= r NAND x;

    q <= x;
    qn <= y;
END modelo1;
    
```

El instructor proveerá asesoría mediante correo electrónico y facilitará las fuentes de consulta y herramientas necesarias para cumplir con los objetivos del curso. Todas las herramientas de diseño tienen versiones gratuitas proporcionadas por las principales compañías de lógica programable.

REQUISITOS Y COMPROMISOS

- El participante debe conocer el funcionamiento de los circuitos digitales básicos: multiplexores, decodificadores, sumadores y contadores. Además, debe ser capaz de manejar aplicaciones de escritorio, de correo electrónico y de búsqueda por Internet.
- Los módulos deben ser desarrollados al menos uno por semana. El participante debe comprometerse a realizar los ejercicios e investigaciones encomendadas por el instructor.
- El pago por los derechos académicos, € 200.0 (doscientos euros), puede realizarse por transferencia bancaria o remesa. El curso comenzará el primer lunes después de efectuar el pago. Al terminar el curso se enviará al participante un certificado firmado por el instructor.

TEMARIO

I. CIRCUITOS COMBINACIONALES

- 1. Introducción al diseño digital con VHDL y lógica programable.** Métodos de diseño de circuitos digitales. Herramientas CAD. Sintaxis básica de VHDL para síntesis de circuitos lógicos.
- 2. Descripciones de puertas AND.** Funciones AND de dos y más entradas usando IF – ELSE, WHEN – ELSE, WITH SELECT, CASE, COMPONENT, GENERIC y FOR GENERATE.
- 3. Codificadores.** Modelos de los codificadores 74147 y 74148. Codificador de 16 a 4 líneas utilizando codificadores 74148. Codificador de prioridad de M a N líneas. *Detector de tecla presionada. Medidor de nivel de agua.*
- 4. Decodificadores.** Modelos de los circuitos descodificadores 7442, 74138 y 74139. Descodificadores 1 de 16 líneas y 1 de N líneas. Descodificador de siete segmentos.
- 5. Multiplexores.** Modelos de los multiplexores 74151, 74153 y 74157. Multiplexores en cascada. Multiplexor de N entradas. *Desplazadores y rotadores. Un enrutador y conversor de datos.*
- 6. Comparadores.** Modelo del comparador 7485. Comparadores en cascada. Comparador de N dígitos.
- 7. Sumadores.** Sumadores. Sumadores binarios. Sumadores BCD. Sumadores de N dígitos. Restadores. *Sumador y restador en binario y BCD.*

II. CIRCUITOS SECUENCIALES

- 8. Latches.** Latches D y SR. Modelos de los latches 74279 y 7475. *Un controlador del nivel de agua.*
- 9. Flipflops.** Flipflops D, JK y T. Modelos de los circuitos 7474A y 7476A.
- 10. Registros.** Registros con latches y flipflops. Registro de N bits. Registros de desplazamiento serial y de carga paralela. Registros bidireccionales con carga paralela. Registros con salida de tres estados.
- 11. Contadores.** Contadores síncronos. Contadores binarios. Contadores BCD. *Un controlador de semáforo.*
- 12. Memorias.** Descripciones de memorias de acceso aleatorio (RAM) y de solo lectura (ROM).
- 13. Máquinas de estados.** Máquinas Moore y Mealy. *Controlador de una máquina expendedora. Controlador de un ascensor de dos niveles.*

III. EJERCICIOS DE DISEÑO

- 14.** Un cronómetro para experimentos de cinemática.
- 15.** Un juego para adivinar un número de cuatro dígitos diferentes.
- 16.** Un frecuencímetro con escala autoajutable.

Por más información y consultas, contacte al instructor, Ing. Arturo J. Miguel de Priego Paz Soldán, vía el teléfono móvil (51 1) 9 9707 7479 ó mediante el email amiguel@pucp.edu.pe
Su CV se encuentra en <http://tourdigital.net/CVArturoMigueldePriego.pdf>